

TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS

PCT

REC'D 02 NOV 2005



WIPO

PCT

RAPPORT PRÉLIMINAIRE INTERNATIONAL SUR LA BREVETABILITÉ

(chapitre II du Traité de coopération en matière de brevets)

(article 36 et règle 70 du PCT)

Référence du dossier du déposant ou du mandataire	POUR SUITE À DONNER voir formulaire PCT/PEA/416	
Demande internationale No. PCT/FR2004/050473	Date du dépôt international (jour/mois/année) 30.09.2004	Date de priorité (jour/mois/année) 30.09.2003
Classification internationale des brevets (CIB) ou à la fois classification nationale et CIB G06F15/78, G06F15/80		
Déposant COMMISSARIAT A L'ENERGIE ATOMIQUE et al.		
<p>1. Le présent rapport est le rapport d'examen préliminaire international, établi par l'administration chargée de l'examen préliminaire international en vertu de l'article 35 et transmis au déposant conformément à l'article 36.</p> <p>2. Ce RAPPORT comprend 6 feuilles, y compris la présente feuille de couverture.</p> <p>3. Ce rapport est accompagné d'ANNEXES, qui comprennent :</p> <p>a. <input type="checkbox"/> un total de (envoyées au déposant et au Bureau international) feuilles, définies comme suit :</p> <p><input type="checkbox"/> les feuilles de la description, des revendications ou des dessins qui ont été modifiées et qui servent de base au présent rapport ou des feuilles contenant des rectifications autorisées par la présente administration (voir la règle 70.16 et l'instruction administrative 607).</p> <p><input type="checkbox"/> des feuilles qui remplacent des feuilles précédentes, mais dont la présente administration considère qu'elles contiennent une modification qui va au-delà de l'exposé de l'invention qui figure dans la demande internationale telle qu'elle a été déposée, comme il est indiqué au point 4 du cadre n° 1 et dans le cadre supplémentaire.</p> <p>b. <input type="checkbox"/> (envoyées au Bureau international seulement) un total de (préciser le type et le nombre de support(s) électronique(s)) , qui contiennent un listing de la ou des séquences ou un ou des tableaux y relatifs, déposés sous forme déchiffrable par ordinateur seulement, comme il est indiqué dans le cadre supplémentaire relatif au listing de la ou des séquences (voir l'instruction administrative 802).</p>		
<p>4. Le présent rapport contient des indications et les pages correspondantes relatives aux points suivants :</p> <p><input checked="" type="checkbox"/> Cadre n° I Base de l'opinion</p> <p><input type="checkbox"/> Cadre n° II Priorité</p> <p><input type="checkbox"/> Cadre n° III Absence de formulation d'opinion quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle</p> <p><input type="checkbox"/> Cadre n° IV Absence d'unité de l'invention</p> <p><input checked="" type="checkbox"/> Cadre n° V Déclaration motivée selon l'article 35(2) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration</p> <p><input type="checkbox"/> Cadre n° VI Certains documents cités</p> <p><input type="checkbox"/> Cadre n° VII Irrégularités dans la demande internationale</p> <p><input type="checkbox"/> Cadre n° VIII Observations relatives à la demande internationale</p>		
Date de présentation de la demande d'examen préliminaire internationale 08.09.2005	Date d'achèvement du présent rapport 04.11.2005	
Nom et adresse postale de l'administration chargée de l'examen préliminaire international  Office européen des brevets - P.B. 5818 Patentlaan 2 NL-2280 HV Rijswijk - Pays Bas Tél. +31 70 340 - 2040 Tx: 31 651 epo nl Fax: +31 70 340 - 3016	Fonctionnaire autorisé Bosch Vivancos, P N° de téléphone +31 70 340-2249 	

**Demande internationale n°
PCT/FR2004/050473**

**RAPPORT PRÉLIMINAIRE INTERNATIONAL
SUR LA BREVETABILITÉ**

Demande internationale n°
PCT/FR2004/050473

Cadre n° V Déclaration motivée selon l'article 35.2) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration

1. Déclaration Nouveauté	Oui:	Revendications	4-18
	Non:	Revendications	1-3
Activité inventive	Oui:	Revendications	
	Non:	Revendications	1-18
Possibilité d'application industrielle	Oui:	Revendications	1-18
	Non:	Revendications	

2. Citations et explications (règle 70.7) :

voir feuille séparée

Concernant le point V

Déclaration motivée quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration

1 Il est fait référence aux documents suivants :

D1 : US5892962

D2: FLEX 8000 Programmable Logic Device Family Data Sheet.

D3: A dynamically Reconfigurable Logic Engine with a Multi-Context/Multi Mode Unified Cell Architecture.

2 La présente demande ne remplit pas les conditions énoncées dans l'article 33(1) PCT, l'objet des revendications 1-3 n'étant pas conforme au critère de nouveauté défini par l'article 33(2) PCT.

2.1 Le document D1 décrit (les références entre parenthèses s'appliquent à ce document) :

Composant à architecture reconfigurable dynamiquement pour le traitement de données (figure 1) comportant un bloc de traitement de données (première ligne de la matrice de FPGA) TD et un contrôleur général (106,108,110,112 et host computer) CG apte à contrôler le bloc TD caractérisé en ce que :

- le bloc TD comprend une pluralité de blocs élémentaires de traitement de données BE reconfigurables (FPGA) ; chaque bloc élémentaire BE comprenant deux entrées E1 et E2 (figure 2, DATA FROM I/O CONTROLLER 106 et WEST CONNECTION) pour la réception de données à traiter, et une sortie S (figure 2, EAST CONNECTION et SOUTH CONNECTION) pour la transmission des données traitées ;

un bus de données d'entrée commun étant apte à transmettre des données à traiter à l'entrée E1 de chacun des blocs BE (global bus 114, colonne 2, lignes 56 à 59) ainsi qu'au contrôleur CG (figure 1, 114);

pour chaque bloc BE un bus de données de sortie, connecté à sa sortie S, étant apte à transmettre des données traitées vers l'extérieur du composant (vers la ligne suivante de la matrice de FPGA à travers la connexion SOUTH CONNECTION, puis vers l'extérieur à travers la connexion 114 du élément 104 connecté à ladite SOUTH CONNECTION) et à l'entrée E2 d'un seul autre bloc BE (à travers la connexion EAST CONNECTION);

- Le contrôleur CG est apte à initialiser les configurations des blocs BE et commander leur reconfiguration dynamique (colonne 6, lignes 35 à 44), à

contrôler les flux de données en sortie de chaque bloc BE de façon à transmettre des données soit vers l'extérieur soit vers l'entrée E2 d'un autre bloc BE (colonne 2, lignes 55 à 60), à contrôler les flux de données en entrée de chaque bloc BE (colonne 3, lignes 50 à 56).

Par conséquent, l'objet de la revendication 1 n'est pas nouveau.

2.2 Le document D1 décrit aussi que le composant comprend un contrôleur qui est apte à commander la transmission de données reçues de l'extérieur sur le bus de données commun (colonne 3, ligne 64 à colonne 4 ligne 6) [...] ainsi qu'à initialiser les configurations des blocs BE (colonne 5, lignes 34 à 37), par conséquent l'objet des revendications 2 et 3 n'est pas nouveau.

3 La présente demande ne remplit pas les conditions énoncées dans l'article 33(1) PCT, l'objet des revendications 4-18 n'impliquant pas une activité inventive telle que définie par l'article 33(3) PCT.

3.1 Le document D1 décrit, en plus, que chaque bloc BE (FPGA) du bloc TD (ligne de FPGAs), comprend une pluralité d'unités de traitement de données (colonnes de blocs logiques reconfigurables du FPGA, document D2, figure 1, colonnes de LABs), et correspond à une ligne d'un réseau matriciel d'unités UT dans le bloc TD, les unités UT de chaque paire d'unités successives dans chaque bloc BE étant aptes à échanger des données via un bloc de communication bidirectionnelle configurable associé BCOM (réseau d'interconnection entre colonnes d'un FPGA, D2 ibidem) ;
l'unité UT d'entrée de chaque bloc BE, qui correspond à la première unité UT sur la ligne correspondant au bloc, est apte à recevoir en entrée des données reçues sur les entrées E1 et E2 du bloc (blocs d'entrée/sortie d'un FPGA, voir document D2, IOEs), et l'unité UT de sortie du bloc, qui correspond à la dernière unité UT sur la ligne correspondant au bloc, est apte à transmettre en sortie des données traitées à la sortie S du bloc;
le contrôleur CG est apte, pour chaque bloc BE (FPGA), à recevoir de l'extérieur des instructions pour le traitement de données par chacune des unités UT du bloc et à les mémoriser (colonne 3, lignes 37 à 44), à initialiser les configurations de chaque unité UT et de chaque bloc BCOM du bloc BE et à commander leur reconfiguration dynamique (colonne 6, lignes 35 à 44).
Le circuit de la revendication 4 diffère de celui décrit dans le document D1 en ce que le bloc de communication bidirectionnelle configurable BCOM entre deux

unités est dédié.

Cette différence correspond à des modifications qui sont pratique courante de la personne du métier et les avantages qui en résultent sont aisément prévisibles. En conséquence, l'objet de la revendication 4 ne semble pas impliquer une activité inventive.

- 4 Les revendications dépendantes 5 à 18 correspondent à des détails d'implémentation d'un tableau d'éléments reconfigurables tout à fait dans les capacités de l'homme du métier (voir document D2 Table 1, figures 1 et 2, pages 361 à 363 ; et document D3). Ces revendications ne semblent donc pas contenir de caractéristique qui, en combinaison avec celles de l'une quelconque des revendications à laquelle elles se réfèrent, définisse un objet qui satisfasse aux exigences du PCT en ce qui concerne l'activité inventive.